

First Hit **Generate Collection**

L4: Entry 1 of 1

File: JPAB

Jun 10, 1994

PUB-NO: JP406163589A

DOCUMENT-IDENTIFIER: JP 06163589 A

TITLE: THIN-FILM TRANSISTOR AND ITS MANUFACTURE

PUBN-DATE: June 10, 1994

INVENTOR-INFORMATION:

NAME

COUNTRY

YAMADA, HIROYASU

ASSIGNEE-INFORMATION:

NAME

COUNTRY

CASIO COMPUT CO LTD

APPL-NO: JP04331177

APPL-DATE: November 18, 1992

US-CL-CURRENT: 148/DIG.122; 438/FOR.478

INT-CL (IPC): H01L 21/336; H01L 29/784; H01L 21/20; H01L 21/76

ABSTRACT:

PURPOSE: To increase the crystal grain diameter of a polysilicon thin film which is formed by crystallizing amorphous silicon thin film.

CONSTITUTION: By etching a metal layer formed at the part of three cavities on the upper surface of an insulation substrate 1 via a hole 4 for etching formed at an insulation film 3, three cavity parts 5 are formed between the insulation substrate 1 and the insulation film 3. Then, a semiconductor thin film (amorphous silicon thin film) 7 is formed on the upper surface of the insulation film 3 and then excimer laser is applied for annealing the semiconductor thin film 7. In this case, dissipation of heat from the semiconductor thin film 7 which absorbed laser energy to the insulation substrate 1 can be suppressed by the heat-insulating operation of the cavity parts 5, the coagulation speed of silicon which melted once can be decreased, and further the crystal grain diameter can be increased. Also, a support part 6 for supporting the insulation film 3 which exists on the cavity part 5 can be formed by the insulation film 3 which exists among three cavity parts 5, thus enhancing the mechanical strength of the insulation film 3 which exists on the cavity parts 5.

COPYRIGHT: (C)1994, JPO&amp;Japio

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-163589

(43)公開日 平成6年(1994)6月10日

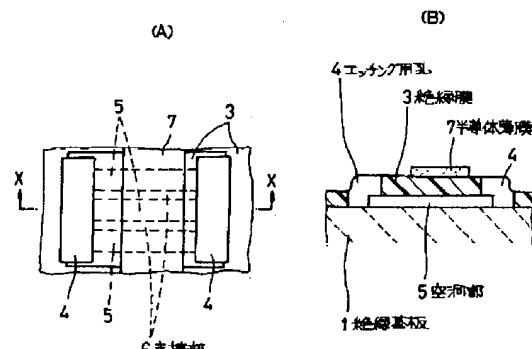
(51)Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/336				
29/784				
21/20		9171-4M		
21/76	A	9169-4M		
		9056-4M	H 01 L 29/78	3 1 1 Y
			審査請求 未請求 請求項の数2(全5頁)	

(21)出願番号	特願平4-331177	(71)出願人	000001443 カシオ計算機株式会社 東京都新宿区西新宿2丁目6番1号
(22)出願日	平成4年(1992)11月18日	(72)発明者	山田 裕康 東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子研究所内
		(74)代理人	弁理士 杉村 次郎

(54)【発明の名称】 薄膜トランジスタおよびその製造方法

(57)【要約】

【目的】 アモルファスシリコン薄膜を結晶化してなる  
ポリシリコン薄膜の結晶粒径を大きくする。  
【構成】 絶縁基板1の上面の3つの空洞部5の部分に  
形成したメタル層を絶縁膜3に形成したエッチング用孔  
4を介してエッチングすることにより、絶縁基板1と絶  
縁膜3との間に3つの空洞部5を形成する。次に、絶縁  
膜3の上面に半導体薄膜(アモルファスシリコン薄膜)  
7を形成し、エキシマレーザを照射して半導体薄膜7を  
アニールする。この場合、レーザエネルギーを吸収した半  
導体薄膜7から絶縁基板1への放熱を空洞部5の断熱作  
用によって抑制することができ、このため一度溶融した  
シリコンの凝固速度を遅くすることができ、ひいては結  
晶粒径を大きくすることができる。また、3つの空洞部  
5間に存在する絶縁膜3によって空洞部5上に存在する  
絶縁膜3を支持する支持部6が形成され、空洞部5上に  
存在する絶縁膜3の機械的強度を高めている。



1

## 【特許請求の範囲】

【請求項1】 下方に断熱用の空洞部が形成された絶縁膜上に活性層となる半導体薄膜を設け、且つ前記空洞部内に前記絶縁膜を支持する支持部を設けたことを特徴とする薄膜トランジスタ。

【請求項2】 絶縁基板上の薄膜トランジスタ形成領域に、絶縁膜材料に対してウエットエッチング比の大きいメタル層を複数形成し、これらメタル層を絶縁膜で被い、この絶縁膜の前記メタル層と対応する部分の一部にエッティング用孔を設け、このエッティング用孔を介してウエットエッチングすることにより前記メタル層をすべて除去し、これにより前記絶縁基板と前記絶縁膜との間に断熱用の複数の空洞部を形成するとともに、これら空洞部間に存在する前記絶縁膜によって前記空洞部上に存在する前記絶縁膜を支持する支持部を形成し、少なくとも前記空洞部の一部に対応する部分の前記絶縁膜上にアモルファスシリコンやポリシリコン等からなる半導体薄膜を形成し、この半導体薄膜にレーザを照射して該半導体薄膜をアニールすることを特徴とする薄膜トランジスタの製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は薄膜トランジスタおよびその製造方法に関する。

## 【0002】

【従来の技術】 薄膜トランジスタの技術分野では、レーザを照射してアニールすることにより、ガラス等からなる絶縁基板上に形成したアモルファスシリコン薄膜を結晶化してポリシリコン薄膜としたり、同じくガラス等からなる絶縁基板上に形成したポリシリコン薄膜を再結晶化して単結晶シリコン薄膜としたりすることがある。

## 【0003】

【発明が解決しようとする課題】 しかしながら、従来のこのようなアニール方法では、レーザエネルギーを吸収したアモルファスシリコン薄膜またはポリシリコン薄膜から絶縁基板への放熱が大きく、このため一度溶融したシリコンの凝固速度が速く、ひいては結晶粒径をある程度以上に大きくすることができない。この結果、例えばアモルファスシリコン薄膜を結晶化してなるポリシリコン薄膜を活性層とする薄膜トランジスタの場合、ポリシリコンの結晶粒径が小さいと、移動度を高くすることができないことになる。この発明の目的は、結晶粒径を大きくすることのできる薄膜トランジスタおよびその製造方法を提供することにある。

## 【0004】

【課題を解決するための手段】 請求項1記載の薄膜トランジスタは、下間に断熱用の空洞部が形成された絶縁膜上に活性層となる半導体薄膜を設け、且つ前記空洞部内に前記絶縁膜を支持する支持部を設けたものである。請求項2記載の薄膜トランジスタの製造方法は、絶縁基板

2

上の薄膜トランジスタ形成領域に、絶縁膜材料に対してウエットエッチング比の大きいメタル層を複数形成し、これらメタル層を絶縁膜で被い、この絶縁膜の前記メタル層と対応する部分の一部にエッティング用孔を設け、このエッティング用孔を介してウエットエッチングすることにより前記メタル層をすべて除去し、これにより前記絶縁基板と前記絶縁膜との間に断熱用の複数の空洞部を形成するとともに、これら空洞部間に存在する前記絶縁膜によって前記空洞部上に存在する前記絶縁膜を支持する支持部を形成し、少なくとも前記空洞部の一部に対応する部分の前記絶縁膜上にアモルファスシリコンやポリシリコン等からなる半導体薄膜を形成し、この半導体薄膜にレーザを照射して該半導体薄膜をアニールするようにしたものである。

## 【0005】

【作用】 この発明によれば、レーザアニールする際、レーザエネルギーを吸収した半導体薄膜から絶縁基板への放熱を空洞部の断熱作用によって抑制することができ、このため一度溶融したシリコンの凝固速度を遅くすることができ、ひいては結晶粒径を大きくすることができる。この場合、空洞部内に絶縁膜を支持する支持部を設けているのは、空洞部上における絶縁膜の機械的強度を高めるためである。

## 【0006】

【実施例】 図1～図6はそれぞれこの発明の一実施例における薄膜トランジスタの各製造工程を示したものである。そこで、これらの図を順に参照しながら、薄膜トランジスタの構造についてその製造方法と併せ説明する。

【0007】 まず、図1(A)、(B)に示すように、30 ガラス等からなる絶縁基板1の上面の薄膜トランジスタ形成領域に、絶縁膜材料に対してウエットエッチング比の大きいメタルからなる短冊状の複数の例え3つのメタル層2をゲート長方向に間隔を置いてパターン形成する。次に、図2(A)、(B)に示すように、全表面に絶縁膜3を形成し、この絶縁膜3によって3つのメタル層2を被う。次に、図3(A)、(B)に示すように、フォトリソグラフィ技術により、3つのメタル層2の各ゲート幅方向両端部に対応する部分の絶縁膜3にエッティング用孔4を形成する。次に、メタル層用エッティング液40 でウエットエッティングを行なうと、エッティング用孔4を介して3つのメタル層2がすべてエッティングされて除去され、図4(A)、(B)に示すように、絶縁基板1と絶縁膜3との間に3つの空洞部5が形成される。この場合、メタル層2の絶縁膜3に対するウエットエッティング比が大きいので、例えアルミニウムからなるメタル層2を混酸でエッティングすると、約1時間で100μmのサイドエッチによる空洞部5を形成することができる。また、3つの空洞部5間に存在する絶縁膜3によって3つの空洞部5上に存在する絶縁膜3を支持するための2つの支持部6が形成されるが、これら支持部6について

は後で詳述する。

【0008】次に、図5(A)、(B)に示すように、空洞部5の一部に対応する部分を含む絶縁膜3の上面の所定の個所にアモルファスシリコンやポリシリコン等からなる半導体薄膜7をパターン形成する。次に、半導体薄膜7にエキシマレーザを照射して該半導体薄膜7をアニールする。この場合、レーザエネルギーを吸収した半導体薄膜7から絶縁基板1への放熱を空洞部5の断熱作用によって抑制することができ、このため一度溶融したシリコンの凝固速度を遅くすることができ、ひいては結晶粒径を大きくすることができる。この結果、例えばアモルファスシリコン薄膜を結晶化してなるポリシリコン薄膜を活性層とする薄膜トランジスタの場合、ポリシリコンの結晶粒径を大きくすることができるので、移動度を高くすることができる。

【0009】以下、周知の方法により、図6(A)、(B)、(C)に示すように、半導体薄膜7を素子分離し、次いでゲート絶縁膜8をパターン形成し、次いでゲート電極9をパターン形成し、次いでゲート電極9をマスクとして半導体薄膜8に不純物を注入して活性化し、次いでゲート絶縁膜8にコンタクトホール10を形成し、次いでソース・ドレイン電極11をパターン形成すると、薄膜トランジスタが完成する。なお、半導体薄膜7に注入した不純物の活性化をエキシマレーザを照射して行なうとすると、この場合も、レーザエネルギーを吸収した半導体薄膜7から絶縁基板1への放熱を空洞部5の断熱作用によって抑制することができる。

【0010】ここで、空洞部5上に存在する絶縁膜3を支持するための支持部6について説明する。例えば、空洞部5の高さを6000Åとし、絶縁膜3をプラズマCVDにより堆積した膜厚4000Åの塗化シリコン膜とこの塗化シリコン膜上にスパッタにより堆積した膜厚1000Åの酸化シリコン膜によって構成する場合には、空洞部5のゲート長方向の幅を20μm程度とすると、100kg/cm<sup>2</sup>程度の圧力に耐えることができる。したがって、空洞部5内に設けた支持部6により、空洞部5上における絶縁膜3の機械的強度を高めることができ。この結果、特にサイズの大きな薄膜トランジスタの場合には、空洞部5を設けても、機械的強度が低下しないようにすることができる。

【0011】なお、上記実施例では、単層構造の薄膜トランジスタについて説明したが、この発明はこれに限らず、多層構造の薄膜トランジスタにも適用することができる。例えば、2層構造の薄膜トランジスタとする場合

には、図6に示す1層目の薄膜トランジスタの全表面に層間絶縁膜を設け、この層間絶縁膜の上面に図6に示す薄膜トランジスタのうち絶縁基板1を除いた部分に対応する2層目の薄膜トランジスタを設ければよい。

#### 【0012】

【発明の効果】以上説明したように、この発明によれば、レーザエネルギーを吸収した半導体薄膜から絶縁基板への放熱を空洞部の断熱作用によって抑制することができる、一度溶融したシリコンの凝固速度を遅くすることができ、ひいては結晶粒径を大きくすることができる。この結果、例えばアモルファスシリコン薄膜を結晶化してなるポリシリコン薄膜を活性層とする薄膜トランジスタの場合、ポリシリコンの結晶粒径を大きくすることができるので、移動度を高くすることができる。また、空洞部内に設けた支持部により、空洞部上における絶縁膜の機械的強度を高めることができる。

#### 【図面の簡単な説明】

【図1】(A)はこの発明の一実施例における薄膜トランジスタの製造に際し、絶縁基板の上面にメタル層を形成した状態の平面図、(B)はそのX-X線に沿う断面図。

【図2】(A)は同薄膜トランジスタの製造に際し、絶縁膜を形成した状態の平面図、(B)はそのX-X線に沿う断面図。

【図3】(A)は同薄膜トランジスタの製造に際し、エッチング用孔を形成した状態の平面図、(B)はそのX-X線に沿う断面図。

【図4】(A)は同薄膜トランジスタの製造に際し、メタル層を除去して空洞部および支持部を形成した状態の平面図、(B)はそのX-X線に沿う断面図。

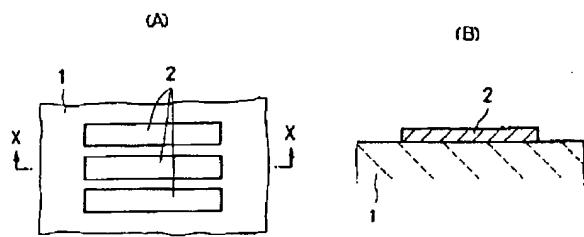
【図5】(A)は同薄膜トランジスタの製造に際し、半導体薄膜を形成した状態の平面図、(B)はそのX-X線に沿う断面図。

【図6】(A)は同薄膜トランジスタの製造に際し、完成した状態の平面図、(B)はそのX-X線に沿う断面図、(C)はそのY-Y線に沿う断面図。

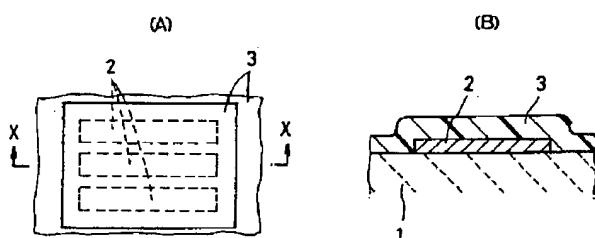
#### 【符号の説明】

- 1 絶縁基板
- 2 メタル層
- 3 絶縁膜
- 4 エッチング用孔
- 5 空洞部
- 6 支持部
- 7 半導体薄膜

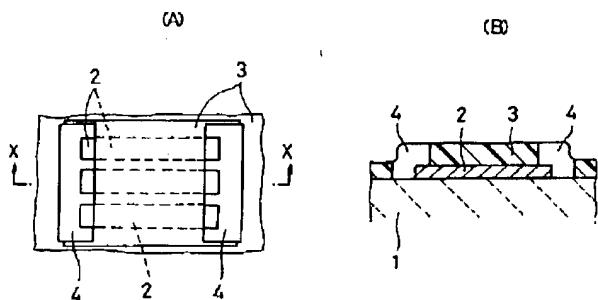
【図1】



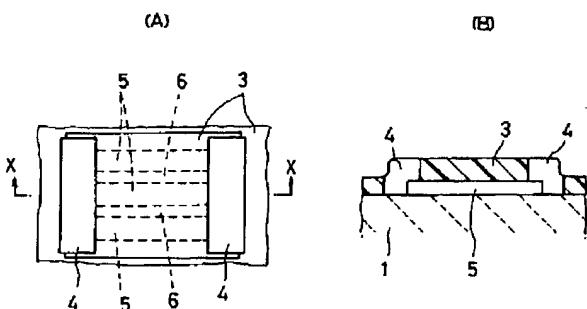
【図2】



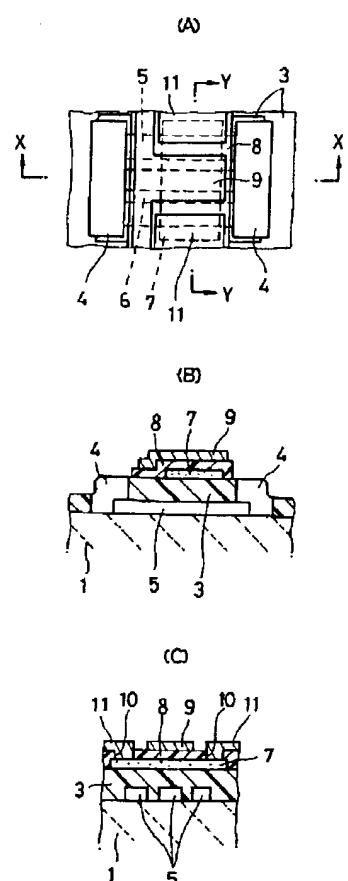
【図3】



【図4】



【図6】



【図5】

